

2022 年 10 月高等教育自学考试全国统一命题考试

计算机组成原理

(课程代码 02318)

注意事项:

1. 本试卷分为两部分, 第一部分为选择题, 第二部分为非选择题。
2. 应考者必须按试题顺序在答题卡(纸)指定位置上作答, 答在试卷上无效。
3. 涂写部分、画图部分必须使用 2B 铅笔, 书写部分必须使用黑色字迹签字笔。

第一部分 选择题

一、单项选择题: 本大题共 15 小题, 每小题 1 分, 共 15 分。在每小题列出的备选项中只有一项是最符合题目要求的, 请将其选出。

1. 微型计算机属于
 - A. 第一代真空管计算机
 - B. 第二代晶体管计算机
 - C. 第三代集成电路计算机
 - D. 第四代大规模/超大规模集成电路计算机
2. 在使用计算机的人员中, 必须熟悉计算机指令集体系结构(ISA)的是
 - A. 最终用户
 - B. 应用程序员
 - C. 系统管理员
 - D. 系统程序员
3. 表示计算机性能指标的 MFLOPS 是指
 - A. 每秒执行定点数运算指令的条数
 - B. 每秒执行浮点数运算指令的条数
 - C. 每秒执行定点数运算的次数
 - D. 每秒执行浮点数运算的次数
4. 在 IEEE754 标准的浮点数二进制表示格式中, 最高位(最左边一位)表示
 - A. 阶码的符号
 - B. 尾数的符号
 - C. 阶码的最高位数值
 - D. 尾数的最高位数值
5. 十进制数-57 的 8 位补码表示为
 - A. 00111001
 - B. 10111001
 - C. 11000111
 - D. 01000111
6. 下列编码中用于汉字显示输出的编码是
 - A. 拼音码
 - B. 五笔字型码
 - C. 汉字内码
 - D. 汉字字模点阵码
7. 一个 8bit 的带符号数 7AH 扩展为 16bit 的带符号数, 结果是
 - A. 007AH
 - B. 807AH
 - C. F07AH
 - D. FF7AH

8. 若经过 CPU 处理后的运算结果为零, 则反映在条件码寄存器的标志位是
 - A. ZF
 - B. OF
 - C. SF
 - D. CF
9. 在浮点运算中, “左规”操作是指
 - A. 尾数左移, 阶码增大
 - B. 尾数左移, 阶码减小
 - C. 尾数右移, 阶码增大
 - D. 尾数右移, 阶码减小
10. 下列寻址方式中需要使用 PC 寄存器来形成操作数地址的是
 - A. 基址寻址
 - B. 变址寻址
 - C. 相对寻址
 - D. 寄存器寻址
11. 下列表述中最符合 RISC 风格计算机的是
 - A. 指令系统中有的指令长度很短
 - B. 指令系统中大多数指令都能访问存储器
 - C. 控制器采用微程序方式
 - D. 指令的长度一致
12. 单周期 MIPS CPU 在一个时钟周期中不能同时完成
 - A. 从数据存储器读数据和向数据存储器写数据
 - B. ALU 运算处理和向寄存器组写数据
 - C. 更新 PC 内容和向数据存储器写数据
 - D. 寄存器组读数据, ALU 运算处理和数据存储器写数据
13. 动态存储器 DRAM 的基本原理是
 - A. 依靠电阻存储信息
 - B. 依靠双稳态触发器存储信息
 - C. 依靠电容存储信息
 - D. 依靠寄存器存储信息
14. 一个 4K×8 位的存储芯片需要地址线的数量是
 - A. 10 条
 - B. 11 条
 - C. 12 条
 - D. 13 条
15. 下列关于 I/O 的描述中正确的是
 - A. 在统一编址方式中 I/O 端口使用了的地址主存就不能使用
 - B. 在独立编址方式中访问主存的指令也可以访问 I/O 端口
 - C. 任何计算机都需要设置专门进行输入/输出的指令
 - D. 一个 I/O 接口对应一个 I/O 端口

第二部分 非选择题

二、填空题: 本大题共 5 小题, 每小题 2 分, 共 10 分。

16. IEEE754 单精度浮点数的阶码的移码偏置常数为_____, 尾数的二进制位数为_____位。
17. MIPS 指令系统中指令的格式分为 R 型、_____型和_____型三种类型。
18. 根据不同的控制描述方式, 控制器分为_____和_____两种实现方式。

19. 在计算机系统中, 从层次结构上可以将存储器分为寄存器、_____、_____和外存。
20. 常用的存储器芯片的扩展方式有字扩展、_____扩展和_____扩展等三种方式。

三、名词解释: 本大题共 5 小题, 每小题 3 分, 共 15 分。

21. (浮点加减运算的) 对阶
22. 间接寻址
23. 输入输出指令
24. RISC
25. 随机存取存储器

四、简答题: 本大题共 4 小题, 每小题 5 分, 共 20 分。

26. 在运算器 ALU 中执行 A-B 的操作后, 将根据标志位来判断两个无符号数 A 和 B 的大小。试回答:
- (1) 应使用哪些标志位?
- (2) 如何判断 A 和 B 的大小?
- (3) 试以 8 位二进制数 A=01001001, B=10111010 为例做比较分析。
27. 简述 MIPS 计算机的指令 “bne rs, rt, imm16” 的执行过程。如果该指令的存储地址为 1000, imm16 为 123, 该指令执行后下一条指令的地址为多少?
28. 什么是硬连线控制器? 它有哪些优缺点?
29. 简述 DMA I/O 数据传输方式的三个步骤 (或阶段), 并指出这三个步骤分别是由执行程序实现还是硬件控制实现。

五、计算分析题: 本大题共 3 小题, 每小题 6 分, 共 18 分。

30. 将十进制数 24.125 转换成 IEEE754 的 32 位单精度浮点数的二进制格式, 并写出其 16 进制数格式。
31. 设有一条指令长度为 48 位, 它的编码格式如下:

[47:40]	[39:32]	[31:16]	[15:0]
操作码	寻址特征	位移量	立即数

其中, 操作码为 34H, 寻址特征为 18H, 位移量为 215H, 立即数为 1200H。将该指令分别按照小端方式和大端方式存储在 2000 号开始的按字节编址的存储单元中。试画出如下表格, 并将结果用十六进制数填入。

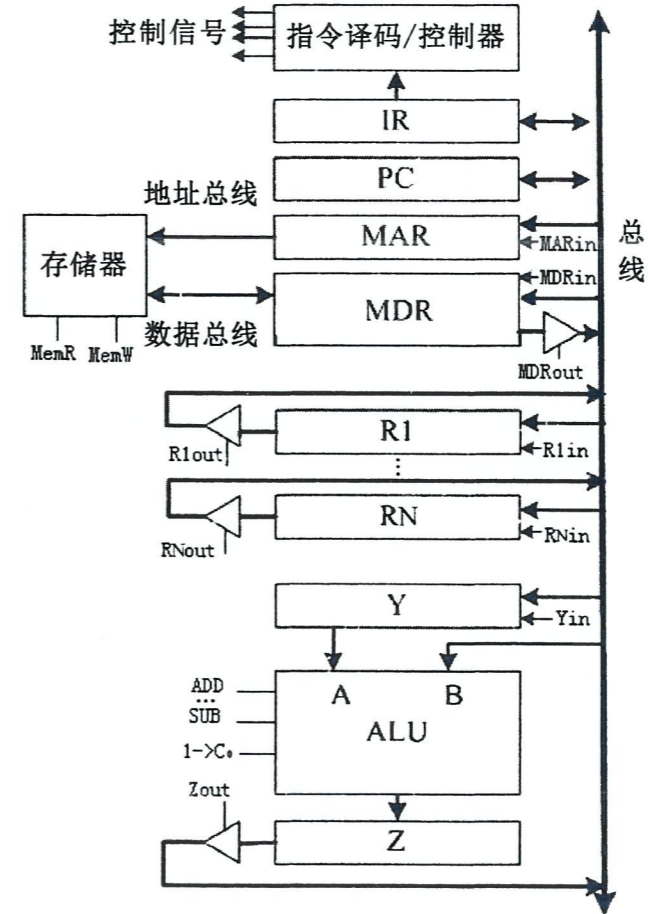
单元地址	2000	2001	2002	2003	2004	2005
小端方式						
大端方式						

32. 对于一个双向传输的 PCI-Express×32 总线, 若一个方向的数据传输速率为 2.6Gb/s, 该总线的总带宽是多少?

六、综合应用题: 本大题共 2 小题, 第 33 小题 10 分, 第 34 小题 12 分, 共 22 分。

33. 某计算机字长 16 位, 采用 16 位定长指令格式, 部分数据通路结构如题 33 图所示。假设 MAR 的输出一直处于使能状态。对于指令 AND R4, (R3), 试分别列出每个时序节拍所需有效控制信号和所完成的功能。

注: 该指令功能为: $R[R4] \leftarrow R[R4] \& M[R[R3]]$



题 33 图

34. 假定主存与 cache 之间采用 4 路组相联映射方式, 数据块大小为 1024 字节, cache 数据区容量为 64k 字节, 主存空间大小为 1M 字节, 按字节编址。试回答:
- (1) 主存地址划分为哪几个部分? 每个部分分别是哪几位地址?
- (2) cache 总容量是多少?
- (3) 当 CPU 访问地址为 21300H 的主存单元时, 如何判断 cache 是否命中?