

计算机组成原理

(课程代码 02318)

注意事项:

1. 本试卷分为两部分, 第一部分为选择题, 第二部分为非选择题。
2. 应考者必须按试题顺序在答题卡指定位置上作答, 答在试卷上无效。
3. 涂写部分、画图部分必须使用 2B 铅笔, 书写部分必须使用黑色字迹签字笔。

第一部分 选择题

一、单项选择题: 本大题共 15 小题, 每小题 1 分, 共 15 分。在每小题列出的备选项中只有一项是最符合题目要求的, 请将其选出。

1. 十进制数-72 的 8 位补码表示是
A. 01001000 B. 11001000
C. 10110111 D. 10111000
2. 若传送的是字符 C, 其 ASCII 码为 1000011, 采用偶校验方式传送 8 位编码, 首位增加奇偶校验位后的编码表示是
A. 01000011 B. 11000011
C. 10000110 D. 10000111
3. 下列寻址方式中, 需要从寄存器中取操作数的是
A. 直接寻址 B. 寄存器直接寻址
C. 寄存器间接寻址 D. 相对寻址
4. 若经过 CPU 处理后的运算结果为负, 则可以反映在条件码寄存器的标志位
A. ZF 中 B. OF 中
C. SF 中 D. CF 中
5. MIPS 处理器的字长为
A. 8 位 B. 16 位
C. 32 位 D. 64 位
6. 采用 RAM 方式存取信息的存储器是
A. 主存 B. 硬盘
C. 磁带 D. 光盘
7. 有一个 4MB 的主存储器, 按字节编址需要地址线
A. 2 条 B. 4 条
C. 12 条 D. 22 条
8. MIPS 计算机的汇编指令 “and \$s1, \$s2, \$s3” 的功能是
A. $\$s1 = \$s2 \& \$s3$ B. $\$s1 = \$s2 + \$s3$
C. $\$s3 = \$s1 + \$s2$ D. $\$s3 = \$s1 \& \$s2$
9. 计算机中的打印机属于
A. 控制器 B. 运算器
C. 输入设备 D. 输出设备
10. 在中断控制方式下, 总线控制权归
A. 程序员掌控 B. 主存掌控
C. CPU 掌控 D. 中断控制器掌控
11. 在写磁盘过程中, 适配器向主机发出 DMA 请求是在
A. 扇区缓冲器满时 B. 扇区缓冲器空时
C. 寻道完成时 D. 启动磁盘时
12. 静态存储器是指
A. 信息一旦写入就不再改变 B. 电源掉电后其内容仍保持不变
C. 通过附加电池来保证信息不丢失 D. 用稳定的双稳态触发器保存信息
13. 指令周期是指
A. 分析并完成一条指令的功能所用的时间
B. 完成一定功能的几条指令的执行时间
C. 从主存取一条指令并执行所用的时间
D. CPU 主脉冲频率的倒数
14. 并行接口指接口与系统总线之间、接口与外设之间采用的数据总线传送方式分别是
A. 串行、串行 B. 并行、串行
C. 并行、并行 D. 串行、并行
15. 设置中断屏蔽字的作用是
A. 暂停外设对主存的访问 B. 暂停 CPU 对主存的访问
C. 暂停 CPU 对一切中断的响应 D. 暂停 CPU 对某些中断的响应

第二部分 非选择题

二、填空题：本大题共 10 空，每空 1 分，共 10 分。

16. 计算机的五个基本组成部件是输入设备、输出设备、控制器、_____和_____。
17. 数据在计算机内部处理中，为了减少和避免错误，常用的数据校验码有奇偶校验码、_____和_____。
18. MIPS 指令采用三地址指令格式，且其三种类型分别为 R-型指令、_____和_____。
19. Intel 将内部异常分为三类：故障、_____和_____。
20. I/O 数据传送主要有三种不同的控制方式，分别是_____、_____和中断控制。

三、名词解释题：本大题共 5 小题，每小题 3 分，共 15 分。

21. 控制器
22. 机器数
23. 寄存器直接寻址
24. 数据通路
25. 直接存取存储器

四、简答题：本大题共 4 小题，每小题 5 分，共 20 分。

26. 冯·诺依曼结构计算机的基本思想主要包括哪几个方面？
27. 既然计算机内部所有信息都用二进制表示，为什么还要用到八进制或十六进制数？
28. 为什么动态存储器需要刷新？
29. 在中断响应周期中，通过执行一条隐指令，可以完成哪几项操作？

五、计算分析题：本大题共 3 小题，每小题 6 分，共 18 分。

30. 假设某个频繁使用的程序 P 在机器 M1 上运行需要 20s，M1 的时钟频率为 2GHz。设计人员想开发一台与 M1 具有相同 ISA 的新机器 M2。采用新技术可使 M2 的时钟频率增加，但同时也会使 CPI 增加。假定 P 在 M2 上执行时的时钟周期数是在 M1 上的 1.5 倍，则 M2 的时钟频率至少达到多少才能使程序 P 在 M2 上的运行时间缩短为 10s？
31. 将十进制数 160 转换为 IEEE754 的单精度（32 位）浮点数格式，要求最后格式用十六进制数表示。注：IEEE754 单精度浮点数的计数公式为 $(-1)^s \times 1.f \times 2^{E-127}$ ，其中符号位 1 位，阶码 8 位，尾数 23 位。

32. 假定某同步总线在一个总线时钟周期内传送一个 8 字节的数据，总线时钟频率为 66MHz，则总线带宽是多少？如果总线宽度改为 256 位，一个时钟周期能传送两次数据，总线时钟频率为 133MHz，则总线带宽是多少？

六、综合题：本大题共 2 小题，第 33 小题 12 分，第 34 小题 10 分，共 22 分。

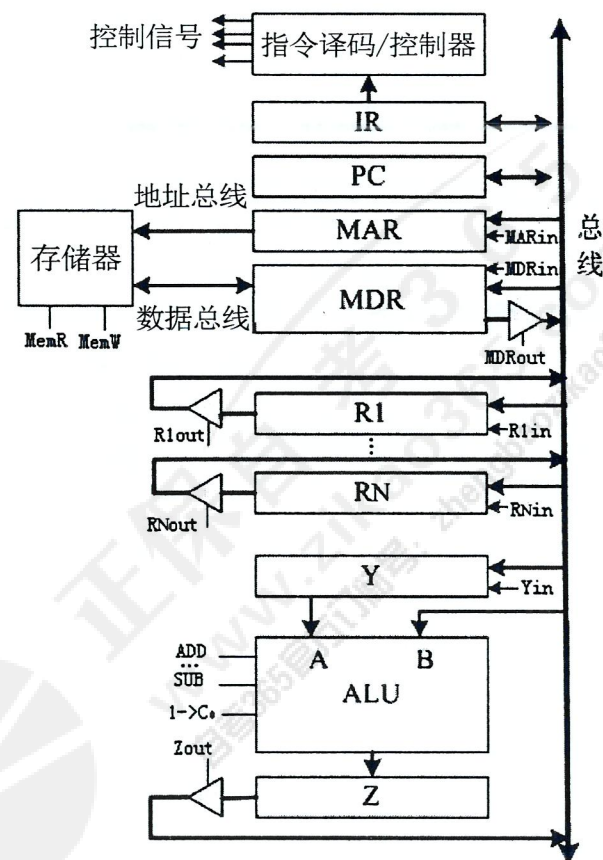
33. 某计算机字长 16 位，采用 16 位定长指令格式，部分数据通路结构如题 33 图所示。

假设 MAR 的输出一直处于使能状态。

(1) 加法指令“ADD (R2), (R1)”在执行阶段需要多少个节拍？

(2) 写出每个节拍的功能和有效控制信号。

注：该指令功能为： $M[R[R2]] \leftarrow M[R[R2]] + M[R[R1]]$ 。



题 33 图

34. 某计算机主存地址空间大小为 4MB，按字节编址。主存与 Cache 之间采用直接映射方式，块大小为 1KB。Cache 数据区大小为 8KB。

(1) 该 Cache 共有多少行？

(2) 主存地址需多少位？如何划分？要求说明每个字段的含义、位数和在主存地址中的位置。