

2024年4月高等教育自学考试全国统一命题考试

# 计算机组成原理

(课程代码 02318)

注意事项:

1. 本试卷分为两部分, 第一部分为选择题, 第二部分为非选择题。
2. 应考者必须按试题顺序在答题卡(纸)指定位置上作答, 答在试卷上无效。
3. 涂写部分、画图部分必须使用2B铅笔, 书写部分必须使用黑色字迹签字笔。

## 第一部分 选择题

一、单项选择题: 本大题共15小题, 每小题1分, 共15分。在每小题列出的备选项中只有一项是最符合题目要求的, 请将其选出。

1. 在计算机内部, 指令信息采用的表示形式是  
A. 二进制序列  
B. 八进制序列  
C. 十进制序列  
D. 十六进制序列
2. 若传送的是字符A, 其ASCII码为1000001, 采用偶校验方式传送8位编码, 首位增加奇偶校验位后的编码表示是  
A. 01000001  
B. 11000001  
C. 10000010  
D. 10000011
3. 下列各种寻址方式中不需要从存储器中取操作数的是  
A. 直接寻址  
B. 相对寻址  
C. 寄存器直接寻址  
D. 寄存器间接寻址
4. 计算机中完成对指令译码的部件是  
A. 运算器  
B. 控制器  
C. 存储器  
D. 输入输出设备
5. MIPS计算机的汇编指令“sub \$s1, \$s2, \$s3”的功能是  
A.  $\$s1 = \$s2 - \$s3$   
B.  $\$s2 = \$s1 - \$s3$   
C.  $\$s3 = \$s1 - \$s2$   
D.  $\$s3 = \$s1 \& \$s2$
6. 下列MIPS指令助记符中实现条件分支的是  
A. lw  
B. sll  
C. jr  
D. bne
7. 有一个128KB的主存储器, 按字节编址需要地址线  
A. 4条  
B. 7条  
C. 10条  
D. 20条
8. 按存取方式分类, 磁盘存储器属于  
A. 随机存取存储器  
B. 顺序存取存储器  
C. 直接存取存储器  
D. 只读存储器
9. 计算机中的硬盘属于  
A. 运算器  
B. 控制器  
C. 内存  
D. 外存
10. 中断响应过程中的保存断点是指  
A. 将程序状态字寄存器PSW的内容压入堆栈  
B. 将程序计数器PC的内容压入堆栈  
C. 将指令寄存器IR的内容压入堆栈  
D. 将堆栈指针寄存器SP的内容压入堆栈
11. 在读磁盘过程中, 适配器向主机发出DMA请求是在  
A. 扇区缓冲器满时  
B. 扇区缓冲器空时  
C. 寻道完成时  
D. 启动磁盘时
12. 打印机接口应选用  
A. 程序直接控制传送接口  
B. DMA接口  
C. 中断接口  
D. PCI总线接口
13. 在多重中断控制方式下, 若外设有新的中断请求向CPU提出, 则CPU  
A. 一定会响应  
B. 一定不会响应  
C. 响应优先级更高的中断请求  
D. 响应优先级更低的中断请求
14. 串行接口指接口与系统总线之间、接口与外设之间采用的数据总线传送方式, 分别是  
A. 串行、串行  
B. 并行、串行  
C. 并行、并行  
D. 串行、并行
15. 单地址指令  
A. 只能对单操作数进行加工处理  
B. 只能对双操作数进行加工处理  
C. 无处理双操作数的功能  
D. 既能对单操作数, 也能对双操作数进行加工处理

## 第二部分 非选择题

二、填空题：本大题共 10 空，每空 1 分，共 10 分。

16. 按照在计算机上完成任务的不同，可以把使用计算机的用户分成以下 4 类：最终用户、系统管理员、\_\_\_\_\_和\_\_\_\_\_。
17. 指令所处理的基本数据类型分为\_\_\_\_\_和\_\_\_\_\_两种。
18. CPU 最基本的组成部件是\_\_\_\_\_和\_\_\_\_\_。
19. 虚拟存储器分成三种不同类型，分别是分页式、\_\_\_\_\_和\_\_\_\_\_。
20. 对 I/O 接口中可访问的寄存器编址，其方式有\_\_\_\_\_和\_\_\_\_\_两种。

三、名词解释题：本大题共 5 小题，每小题 3 分，共 15 分。

21. 指令
22. 字长
23. 寄存器间接寻址
24. 微地址
25. 同步总线

四、简答题：本大题共 4 小题，每小题 5 分，共 20 分。

26. 在条件转移指令中，常根据哪些不同的标志信息改变程序的执行顺序？
27. 分别简述 CPU 中设置的指令寄存器（IR）、时序信号产生部件的作用。
28. 简述动态存储器需要刷新的原因。
29. 简述在中断响应周期中需要完成的三个操作。

五、计算题：本大题共 3 小题，每小题 6 分，共 18 分。

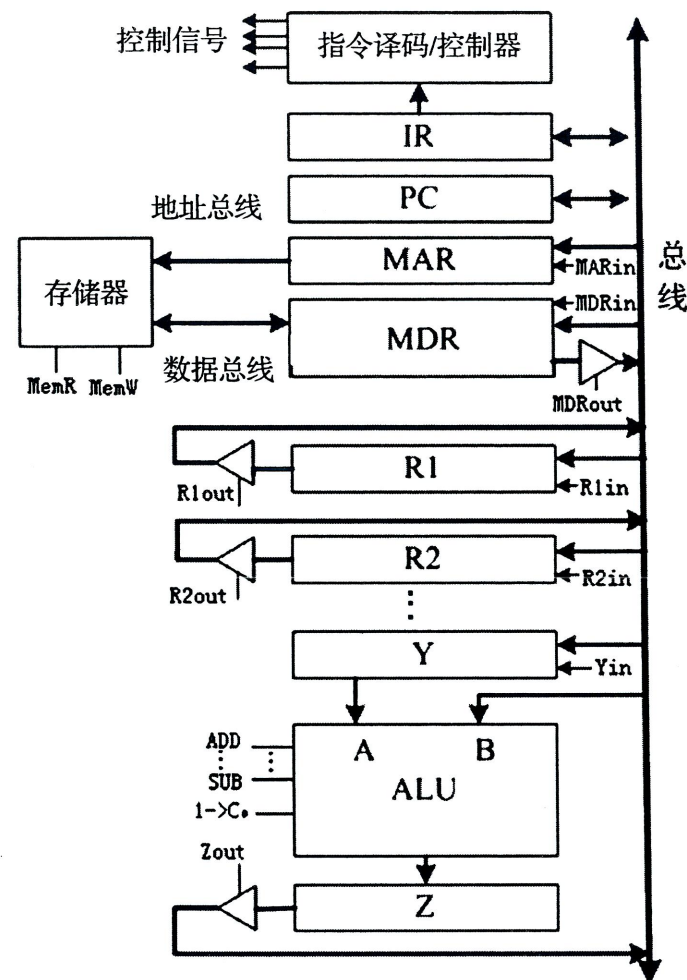
30. 假设某个频繁使用的程序 P 在机器 M1 上运行需要 15S，M1 的时钟频率为 3GHz。设计人员想开发一台与 M1 具有相同 ISA 的新机器 M2。采用新技术可使 M2 的时钟频率增加，但同时也会使 CPI 增加。假定 P 在 M2 上执行时的时钟周期数是在 M1 上的 2 倍，则 M2 的时钟频率至少达到多少才能使程序 P 在 M2 上的运行时间缩短为 10S？
31. 将十进制数 100 转换为 IEEE754 的单精度（32 位）浮点数格式，要求最后格式用十六进制数表示。注：IEEE754 单精度浮点数的计数公式为  $(-1)^s \times 1.f \times 2^{E-127}$ ，其中符号位 1 位，阶码 8 位，尾数 23 位。
32. 假定某同步总线在一个总线时钟周期内传送一个 10 字节的数据，总线时钟频率为 133MHz，则总线带宽是多少？如果总线宽度改为 128 位，一个时钟周期能传送三次数据，总线时钟频率为 266 MHz，则总线带宽是多少？

六、综合题：本大题共 2 小题，每小题 11 分，共 22 分。

33. 某计算机字长 16 位，采用 16 位定长指令格式，部分数据通路结构如题 33 图所示。

假设 MAR 的输出一直处于使能状态，那么

- (1) 指令“SUB (R1), (R2)”在执行阶段需要多少个节拍？该指令功能为  $M[R[R1]] \leftarrow M[R[R1]] - M[R[R2]]$ 。
- (2) 请写出每个节拍的功能和有效控制信号。



题 33 图

34. 某计算机主存地址空间大小 8MB，按字节编址。主存与 Cache 之间采用直接映射方式，块大小为 2K 字节。Cache 数据区大小为 16KB。请问：

- (1) 该 Cache 共有多少行？
- (2) 主存地址需多少位？如何划分？要求说明每个字段的含义、位数和在主存地址中的位置。