

2024年4月高等教育自学考试全国统一考试

# 数字电路

(课程代码 02344)

注意事项:

1. 本试卷分为两部分, 第一部分为选择题, 第二部分为非选择题。
2. 应考者必须按试题顺序在答题卡(纸)指定位置上作答, 答在试卷上无效。
3. 涂写部分、画图部分必须使用 2B 铅笔, 书写部分必须使用黑色字迹签字笔。

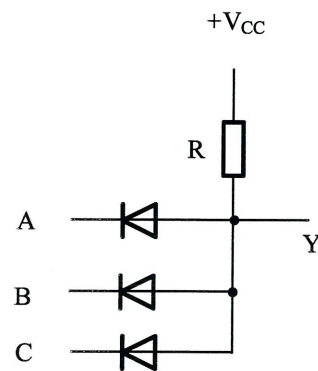
## 第一部分 选择题

一、单项选择题: 本大题共 20 小题, 每小题 1 分, 共 20 分。在每小题列出的备选项中

只有一项是最符合题目要求的, 请将其选出。

1. 十进制数 108.75 所对应的二进制数为  
A. 00110110.01      B. 00110110.11  
C. 01101100.01      D. 01101100.11
2. 为了将 270 份文件顺序编号, 如果采用二进制代码, 则至少需要用  
A. 6 位      B. 7 位  
C. 8 位      D. 9 位
3. 下列逻辑表达式中正确的是  
A.  $A+\bar{A}=0$       B.  $A\oplus A=0$   
C.  $A+\bar{A}\cdot B=A$       D.  $\bar{A}+A\cdot B=A+B$
4. 下列逻辑表达式跟  $A+(A\oplus B)$  不相等的是  
A.  $A+B$       B.  $A+\bar{A}B+\bar{A}\bar{B}$   
C.  $A+\bar{A}B+\bar{A}\bar{B}$       D.  $B+(A\oplus B)$
5. 下列等式不成立的是  
A.  $AB+\bar{A}\bar{B}=1$       B.  $\bar{A}\bar{B}+\bar{A}C+\bar{B}C=\bar{A}\bar{C}+\bar{A}B+\bar{B}C$   
C.  $\bar{B}\bar{C}D+\bar{B}D=\bar{C}D+\bar{B}D$       D.  $AB+\bar{A}C+\bar{B}CD=\bar{A}B+\bar{A}\bar{C}$

6. 使逻辑函数  $F(A,B,C)=\bar{A}\bar{C}+\bar{A}C+\bar{B}C+B\bar{C}$  为 1 的最小项有  
A. 6 个      B. 8 个  
C. 10 个      D. 12 个
7. 逻辑函数式  $F(A,B,C)=\sum m(0,2,4,7)+\sum d(3,6)$  化成最简与或式为  
A.  $F=B+C$       B.  $F=B+\bar{C}$   
C.  $F=\bar{B}+C$       D.  $F=\bar{B}+\bar{C}$
8. 二极管门电路如题 8 图所示, 分析输出信号  $Y$  与输入信号  $A$ 、 $B$ 、 $C$  的逻辑关系



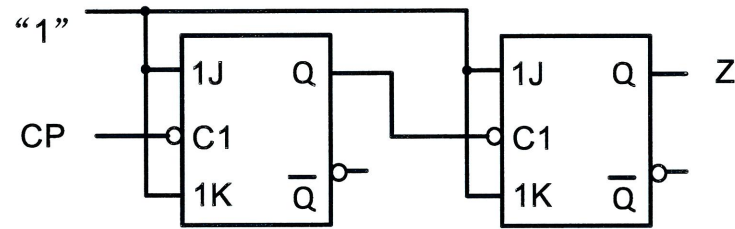
题8图

- A.  $Y=ABC$       B.  $Y=A+B+C$   
C.  $Y=\bar{A}\bar{B}\bar{C}$       D.  $Y=\bar{A}+\bar{B}+\bar{C}$
9. 与 TTL 门电路相比, 不是 CMOS 门电路的优势的是  
A. 扇出能力强      B. 电源电压范围宽  
C. 输入阻抗小      D. 静态功耗低
10. 若将一 TTL 异或门 (输入端为  $A$ 、 $B$ ) 当作反相器使用, 下列说法正确的是  
A.  $A$  和  $B$  并联使用      B.  $A$  或  $B$  中有一个接 0  
C.  $A$  或  $B$  中有一个接 1 或悬空      D. 以上均不能实现
11. 应用 3 线-8 线译码器 74LS138 实现一个 4 输入、3 输出的组合逻辑电路, 至少要使用  
A. 4 片      B. 3 片  
C. 2 片      D. 1 片
12. 如需要判断两个二进制数的大小或相等, 可以使用  
A. 译码器      B. 数据比较器  
C. 编码器      D. 数据选择器
13. 某存储器有 8 根数据线, 10 根地址线, 则其存储容量是  
A.  $10\times 8$  位      B.  $10\times 8^2$  位  
C.  $10^2\times 8$  位      D.  $2^{10}\times 8$  位

14. 用 8 个触发器可以记忆多少种不同的状态

- A. 8                                      B. 16  
C. 255                                     D. 256

15. 电路如题 15 图所示，若输入 CP 脉冲的频率为 20kHz，则输出 Z 的频率是



题15图

- A. 5kHz                                    B. 10kHz  
C. 20kHz                                  D. 40kHz
16. 为了把并行输入的数据转换为串行输出的数据，可以使用的器件是
- A. 存储器                                B. 移位寄存器  
C. 计数器                                D. 全加器
17. 若 3 位同步二进制加法计数器正常工作时，由 000 状态开始计数，则经过 20 个输入脉冲后，计数器的状态应是
- A. 011                                    B. 100  
C. 101                                    D. 110
18. 单稳态电路可应用于
- A. 加法器                                B. 移位寄存器  
C. 定时电路                              D. 振荡器
19. 不属于 A/D 转换器电路组成部分的电路是
- A. 译码电路                              B. 采样-保持电路  
C. 量化电路                               D. 编码电路
20. 若一个 10 位二进制 D/A 转换器的满刻度输出电压为 10.23V，则当输入  $D=(110000011)_2$  时，输出电压为
- A. 2.56 V                                B. 5.12 V  
C. 3.03 V                                D. 7.71 V

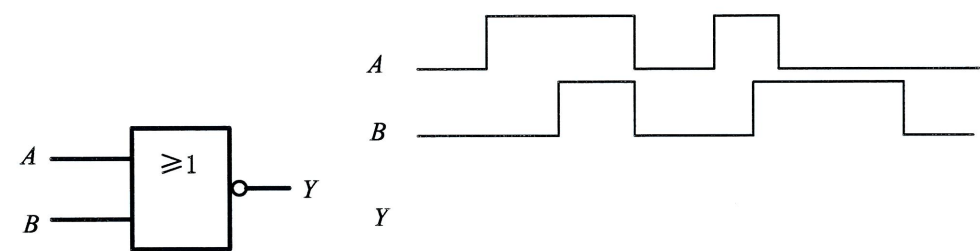
## 第二部分 非选择题

二、填空题：本大题共 10 小题，每小题 1 分，共 10 分。

21. 十六进制数  $(C7)_{16}$  对应的十进制数是\_\_\_\_\_。
22. 将逻辑函数  $F = \bar{A}\bar{C} + ABC + A\bar{C}D + CD$  化为最简与或形式为\_\_\_\_\_。
23. 将逻辑函数  $F(A,B,C) = \bar{A}\bar{B} + C$  化为最小项之和形式为\_\_\_\_\_。
24. TTL 与非门的关门电平为 0.7V，开门电平为 1.9V，当其输入低电平为 0.4V，高电平为 3.2V 时，其输入高电平噪声容限为\_\_\_\_\_V。
25. 二—十进制译码器的输入 8421 BCD 码为  $A_3 \sim A_0$  为 0101 时，其输出  $Y_0 \sim Y_9$  应为\_\_\_\_\_。
26. 由或非门构成的基本 RS 触发器的约束条件是\_\_\_\_\_。
27. 设计一个三十二进制的计数器，至少需要\_\_\_\_\_个触发器。
28. 需要用\_\_\_\_\_片  $8K \times 8$  位的 RAM 存储器扩展成  $32K \times 16$  的 RAM。
29. 用 555 定时器构成的施密特触发器，若电源电压为  $V_{CC}$ ，控制端不外接固定电压，则回差电压  $\Delta U_T =$ \_\_\_\_\_。
30. 在 A/D 转换器中，已知  $\Delta$  是量化单位，若采用“有舍有取”方法划分量化电平，则量化误差为\_\_\_\_\_。

三、作图题：本大题共 4 小题，每小题 5 分，共 20 分。

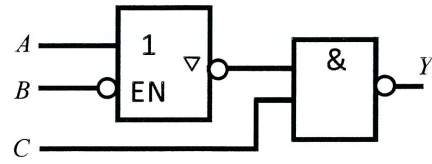
31. 门电路如题 31 图 (a) 所示，输入变量 A、B 的波形图如题 31 图 (b) 所示，试在题 31 图 (b) 画出输出 Y 的波形。



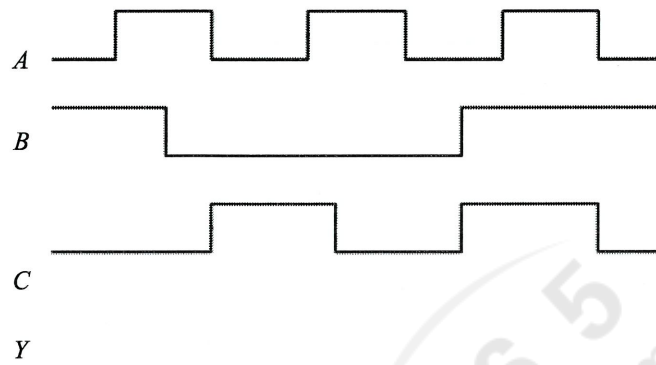
题31图 (a)

题31图 (b)

32. TTL 门电路如题 32 图 (a) 所示, 输入变量  $A$ 、 $B$ 、 $C$  的波形图如题 32 图 (b) 所示, 试在题 32 图 (b) 画出输出  $Y$  的波形。

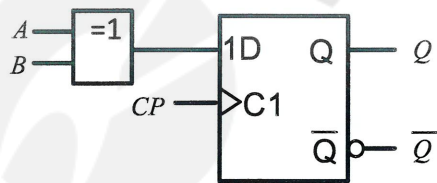


题32图 (a)

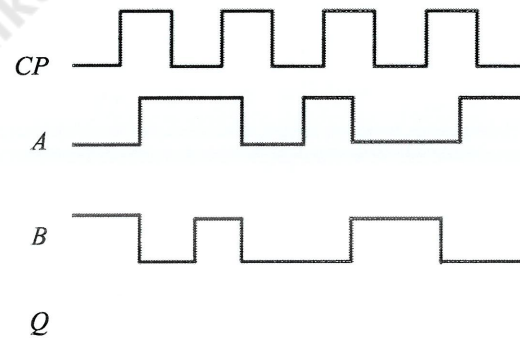


题32图 (b)

33. 电路如题 33 图 (a) 所示, 设触发器的初始状态为 0, 请根据题 33 图 (b) 的  $CP$  及  $A$ 、 $B$  的波形, 对应画出  $Q$  的波形。

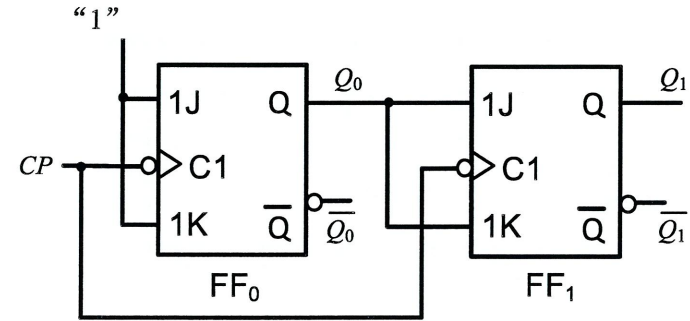


题33图 (a)

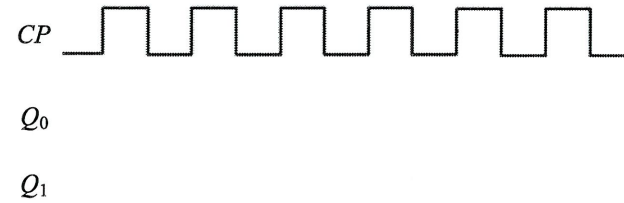


题33图 (b)

34. 电路如题 34 图 (a) 所示, 设触发器的初始状态为 0, 请根据题 34 图 (b) 的  $CP$  波形, 对应画出  $Q_0$ 、 $Q_1$  的波形。



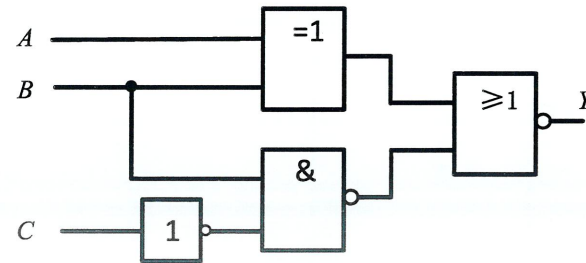
题34图(a)



题34图(b)

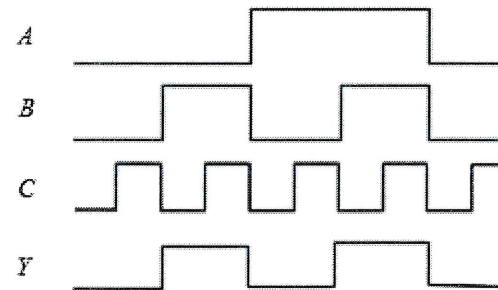
四、简单分析题: 本大题共 4 小题, 每小题 5 分, 共 20 分。

35. 写出题 35 图所示电路的输出逻辑函数式, 并化简成最简与或式。



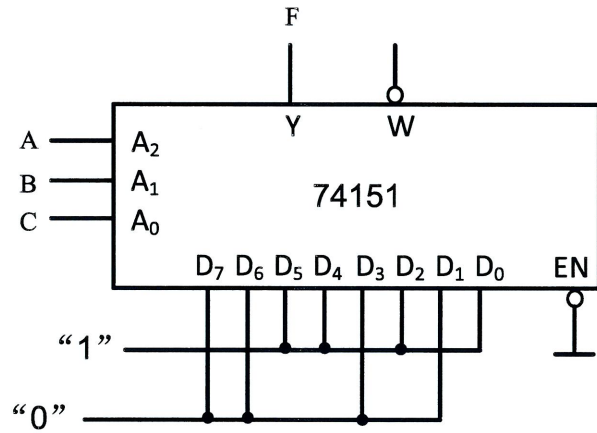
题35图

36. 组合逻辑函数  $Y$  的波形图如题 36 图所示, 请写出  $Y$  的逻辑表达式。



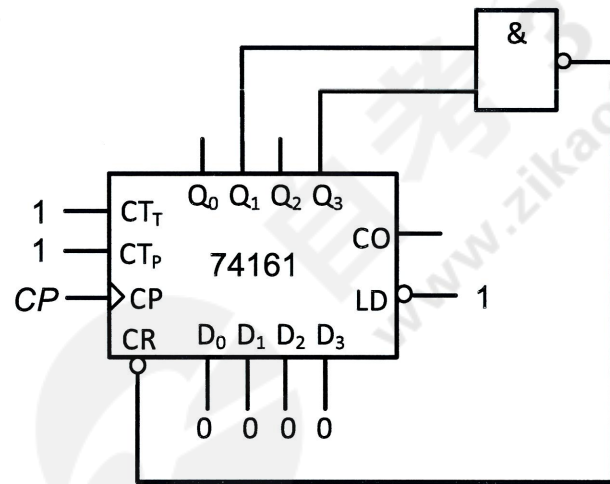
题36图

37. 已知用 8 选 1 数据选择器 74151 构成的逻辑电路如题 37 图所示, 分析电路写出输出  $F$  的逻辑函数表达式, 并化为最简“与或”。



题37图

38. 分析题 38 图所示的计数器电路, 说明这是多少进制的计数器。集成 4 位二进制计数器 74161 的状态表如题 38 表所示。



题38图

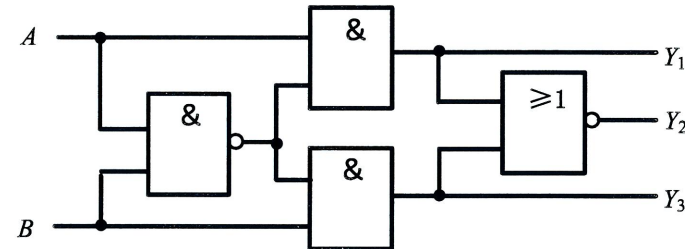
题38表 74161的状态表

输入					输出					注				
$\overline{CR}$	$\overline{LD}$	$CT_P$	$CT_T$	CP	$D_0$	$D_1$	$D_2$	$D_3$	$Q_0^{n+1}$		$Q_1^{n+1}$	$Q_2^{n+1}$	$Q_3^{n+1}$	CO
0	x	x	x	x	$d_0$	$d_1$	$d_2$	$d_3$	0	0	0	0	0	清零 置数
1	0	x	x	↑	$d_0$	$d_1$	$d_2$	$d_3$	$d_0$	$d_1$	$d_2$	$d_3$		计数
1	1	1	1	↑	x	x	x	x						保持
1	1	0	x	x	x	x	x	x						保持
1	1	x	0	x	x	x	x	x					0	

五、分析设计题: 本大题共 3 小题, 每小题 10 分, 共 30 分。

39. 组合逻辑电路如题 39 图所示, 其中  $A$ 、 $B$  为输入,  $Y_1$ 、 $Y_2$ 、 $Y_3$  为输出, 要求:

- (1) 写出输出  $Y_1$ 、 $Y_2$ 、 $Y_3$  的表达式;
- (2) 列出真值表;
- (3) 说明电路的逻辑功能。



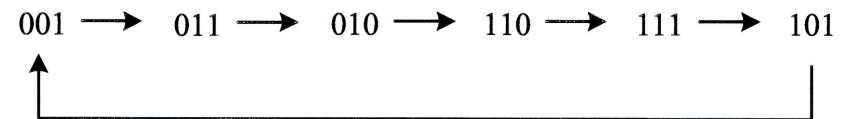
题39图

40. 某雷达站有 3 部雷达  $A$ 、 $B$ 、 $C$ , 其中  $B$  功率消耗跟  $A$  相等,  $C$  的功率消耗是  $A$  的 2 倍。这些雷达由 2 台发电机  $Y_1$  和  $Y_2$  供电, 发电机  $Y_1$  的最大输出功率等于雷达  $A$  的功率消耗, 发电机  $Y_2$  的最大输出功率是雷达  $A$  功率消耗的 3 倍。设计一个逻辑电路, 能够根据各雷达的启动 (用 1 表示) 和关闭 (用 0 表示) 信号, 以最节约电能的方式起、停发电机 (用 1 表示工作, 用 0 表示不工作), 要求:

- (1) 以雷达  $A$ 、 $B$ 、 $C$  为输入变量, 发电机  $Y_1$  和  $Y_2$  为输出变量列写真值表;
- (2) 写出输出  $Y_1$  和  $Y_2$  的表达式并进行化简;
- (3) 画出逻辑电路图。

41. 用 D 触发器设计一个同步六进制计数器, 要求其状态图如题 41 图所示 (设电路的初始状态为 001)。

- (1) 画出电路次态  $Q_2^{n+1}Q_1^{n+1}Q_0^{n+1}$  的卡诺图;
- (2) 列写状态方程;
- (3) 列写驱动方程;
- (4) 画出逻辑电路图。



排列:  $Q_2^{n+1}Q_1^{n+1}Q_0^{n+1}$

题41图