

计算机原理

(课程代码 02384)

注意事项:

1. 本试卷分为两部分, 第一部分为选择题, 第二部分为非选择题。
2. 应考者必须按试题顺序在答题卡(纸)指定位置上作答, 答在试卷上无效。
3. 涂写部分、画图部分必须使用2B铅笔, 书写部分必须使用黑色字迹签字笔。

第一部分 选择题

一、单项选择题: 本大题共15小题, 每小题2分, 共30分。在每小题列出的备选项中只有一项是最符合题目要求的, 请将其选出。

1. 在计算机系统的层次结构中, 最底层的是
 - A. 高级语言层
 - B. 机器语言层
 - C. 数字逻辑层
 - D. 微程序设计层
2. 下列逻辑运算中, 属于异或运算的是
 - A. $A \oplus B$
 - B. $\overline{A \cdot B}$
 - C. $A+B$
 - D. $\overline{A+B}$
3. 对于16位的补码, 定点小数表示, 其最小值为
 - A. $-2+2^{-15}$
 - B. -1
 - C. $-1+2^{-15}$
 - D. $1-2^{-15}$
4. 数N的8421BCD码为: 011100010101, 则其对应的十进制数是
 - A. 715
 - B. 1813
 - C. 3425
 - D. 3626
5. 下列指令类型中, 能改变程序执行顺序的是
 - A. 数据传送指令
 - B. 移位操作指令
 - C. 输入/输出指令
 - D. 转移指令

6. 已知计算机字长8位, 下列两个二进制数补码数相加, 溢出的是
 - A. 00110001+00011110
 - B. 01100111+10110011
 - C. 01110101+01101010
 - D. 11111010+11111110
7. 在补码一位乘法中, 若 $y_n y_{n+1}=01$, 则应执行的操作是
 - A. 部分积加 $[X]_{补}$, 左移一位
 - B. 部分积加 $[X]_{补}$, 右移一位
 - C. 部分积加 $[-X]_{补}$, 左移一位
 - D. 部分积加 $[-X]_{补}$, 右移一位
8. 关于阵列乘法器与原码一位乘法器的比较, 正确的是
 - A. 加法器数量减少, 速度降低
 - B. 加法器数量增多, 速度降低
 - C. 加法器数量增多, 速度提高
 - D. 加法器数量减少, 速度提高
9. 下列部件中, 不属于控制器的是
 - A. 程序计数器
 - B. 通用寄存器
 - C. 指令寄存器
 - D. 指令译码器
10. 设节拍电位信号用 M_j 表示, 节拍脉冲信号用 T_k 表示, 状态反馈信息用 B_i 表示, 指令操作码译码器输出用 I_m 表示, 则组合逻辑控制器中, 相应微操作控制信号C的函数是
 - A. $C=f(I_m, T_k, B_i)$
 - B. $C=f(I_m, T_k, B_i, M_j)$
 - C. $C=f(I_m, T_k, M_j)$
 - D. $C=f(I_m, B_i, M_j)$
11. 在计算机中, 存放微指令的控制存储器, 隶属于
 - A. 外存
 - B. Cache
 - C. 主存
 - D. CPU
12. 在目前广泛使用的U盘及固态硬盘中, 其存储单元的构成是
 - A. 掩膜式ROM
 - B. 一次编程ROM
 - C. 闪速存储器
 - D. 多次可编程ROM
13. 设CPU执行一段程序时, Cache完成存取次数为7200次, 主存完成存取次数为800次, 则命中率h为
 - A. 0.9
 - B. 0.95
 - C. 0.96
 - D. 0.99
14. 下列传送方式中, 传送速度最快的是
 - A. 无条件传送方式
 - B. DMA方式
 - C. 程序查询方式
 - D. 中断方式
15. 下列设备中, 属于常用通信设备的是
 - A. 扫描仪
 - B. LED显示器
 - C. 激光打印机
 - D. 网络适配器

第二部分 非选择题

二、填空题：本大题共 10 小题，每小题 2 分，共 20 分。

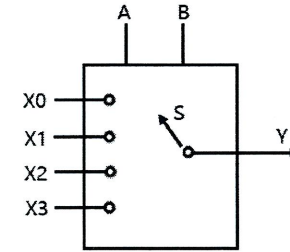
16. 从设计制造的角度看，在基本硬件的基础上，软件与硬件在逻辑上是_____的，是可以互相替代的。
17. 计数器按数字编码方式来分类，可分为二进制计数器和_____计数器。
18. 二进制数为：1101011001.11001，则对应的十六进制数是_____H。
19. 提高加法器运算速度的关键在于加快_____的传递速度，而不在于全加器电路方案的选择。
20. 在补码不恢复余数法的操作中，够减的判断实质上就是比较被除数（或余数）和除数的_____的大小。
21. 在组合逻辑控制器中，时序信号往往采用 CPU 周期、_____与时钟脉冲三级体制。
22. 微程序控制器的实质就是将程序设计技术和存储技术相结合，利用程序设计的思想方法来形成_____的控制逻辑。
23. DRAM 存储器由存储体、地址译码器、读/写放大器、I/O 电路、_____和控制逻辑等组成。
24. 在页式虚拟存储器中，虚存空间和主存空间都分成同样大小的页，分别称为虚页和_____。
25. 接口部件主要由端口寄存器、端口译码逻辑、总线驱动器和_____等组成。

三、计算题：本大题共 5 小题，每小题 4 分，共 20 分。

26. 用真值表验证等式成立： $(A+B) \cdot (A+\bar{B}) = A$ 。
27. 已知计算机字长为 8 位，试将十进制数 -126 转换为二进制，并求其补码。
28. 已知 $X=+0100100$ ， $Y=-0001001$ ，计算 $[X]_{补} - [Y]_{补}$ 。
29. 指令周期由取指周期和执行周期组成，所有指令的取指周期只需要 1 个 CPU 周期，而一个 CPU 周期由 4 个时钟周期组成；若 LAD 指令执行周期需要 2 个 CPU 周期，计算 LAD 指令的指令周期共需要多少个时钟周期？
30. 已知 CPU 的地址线有 16 位，若采用全译码法，使用 $8K \times 8bit$ 的 SRAM 芯片组成 64KB 的存储器，需要 SRAM 芯片的数量是多少？A15(高)~A0(低)地址线中，哪些用于片内寻址？哪些用于芯片的片选信号？

四、问答题：本大题共 6 小题，每小题 5 分，共 30 分。

31. 数据选择器的功能示意图如题 31 图所示，X0~X3 为数据输入端，Y 为数据输出端，A、B 为数据选择输入端。问：



题31图

- (1) 写出 Y 的逻辑表达式；
 - (2) 指出图中所示数据选择器类型；
 - (3) 若 $A=0$ 、 $B=1$ 时，Y 的输出是什么？而当 $A=0$ 、 $B=0$ 时，Y 的输出又是什么？
32. 在立即寻址、直接寻址、存储器间接寻址这三种寻址方式中，响应速度哪个最快？哪个最慢？并说明理由。
 33. 简述变形补码的检测方法。
 34. CPU 中的专用寄存器有哪些？
 35. 为什么要在 CPU 中设立 Cache？
 36. 在计算机系统中，CPU 响应中断必须满足的条件有哪些？