

2024年10月高等教育自学考试全国统一考试

数字电路

(课程代码 02344)

注意事项:

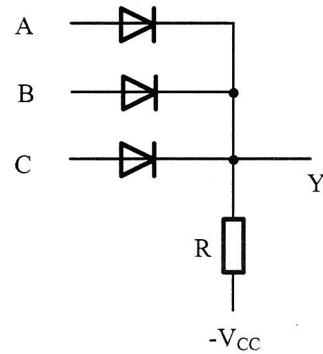
1. 本试卷分为两部分, 第一部分为选择题, 第二部分为非选择题。
2. 应考者必须按试题顺序在答题卡(纸)指定位置上作答, 答在试卷上无效。
3. 涂写部分、画图部分必须使用2B铅笔, 书写部分必须使用黑色字迹签字笔。

第一部分 选择题

一、单项选择题: 本大题共20小题, 每小题1分, 共20分。在每小题列出的备选项中只有一项是最符合题目要求的, 请将其选出。

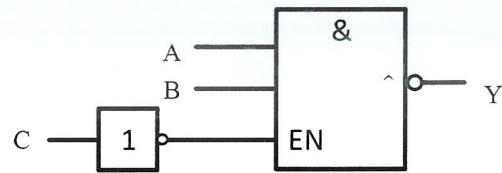
1. 二进制数 $(10111001.01)_2$ 所对应的十进制数为
A. 185.01 B. 185.25
C. 370.01 D. 370.25
2. 十进制数495的8421代码为
A. 011010010101 B. 110010010111
C. 010010010101 D. 010010010110
3. 下列逻辑表达式中正确的是
A. $A \cdot \bar{A} = 1$ B. $A \oplus A = 1$
C. $A + \bar{A} \cdot B = A$ D. $\bar{A} + A \cdot B = \bar{A} + B$
4. 下列逻辑表达式跟 $A \oplus (A \oplus B)$ 相等的是
A. A B. B
C. $A \oplus B$ D. $A \odot B$
5. 下列等式不成立的是
A. $AB + AC + BC = AB + BC$ B. $(A+B)(A+C) = A + BC$
C. $\bar{A}B + \bar{A}\bar{B} + \bar{A}B + AB = 1$ D. $A + AB = A$

6. 使逻辑函数 $F(A,B,C,D) = \bar{A}B + C\bar{D}$ 为1的最小项有多少个
A. 5 B. 6
C. 7 D. 8
7. 逻辑函数式 $F(A,B,C) = \sum m(0,1,2,4) + \sum d(5,6)$ 化成最简与或式为
A. $F = B + C$ B. $F = B + \bar{C}$
C. $F = \bar{B} + C$ D. $F = \bar{B} + \bar{C}$
8. 二极管门电路如题8图所示, 分析输出信号Y与输入信号A、B、C的逻辑关系



题8图

- A. $Y = ABC$ B. $Y = A + B + C$
C. $Y = \bar{A}\bar{B}\bar{C}$ D. $Y = \bar{A} + \bar{B} + \bar{C}$
9. 普通TTL非门电路中, 输入级二极管的作用在于
A. 防止输入电压过低 B. 使电源电压更稳定
C. 防止输入电压过高 D. 构成输入级回路
10. 逻辑电路如题10图所示, 若输入 $A=1, B=1, C=0$, 则输出Y为



题10图

- A. 0 B. 1
C. 高阻状态 D. 不定
11. 如果一个二进制编码器有4位输出代码, 则该编码器最多可以对多少路输入信号进行编码
A. 32 B. 16
C. 8 D. 4

第二部分 非选择题

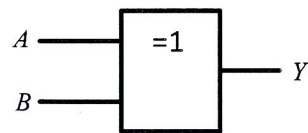
12. 能实现从多个输入端中选出一路作为输出的电路称为
- A. 触发器 B. 计数器
C. 译码器 D. 数据选择器
13. 一个 $4K \times 4$ 位的 ROM 需要的地址线数为
- A. 4 B. 8
C. 12 D. 16
14. 若 JK 触发器的原状态为 0, 欲在 CP 作用后仍然为 0 状态, 则输入 JK 的值应是
- A. $J=1, K=1$ B. $J=X, K=1$
C. $J=X, K=0$ D. $J=0, K=X$
15. 欲将 SR 触发器构成 T 触发器, 可以实现的方法是
- A. $S=R=T\bar{Q}$ B. $S=R=T+Q$
C. $S=T\bar{Q}, R=TQ$ D. $S=T\bar{Q}, R=\bar{T}$
16. 在下列器件中, 不属于时序逻辑电路的是
- A. 全加器 B. 计数器
C. 移位寄存器 D. 顺序脉冲发生器
17. 若 4 位同步二进制加法计数器正常工作时, 由 0000 状态开始计数, 则经过 40 个输入脉冲后, 计数器的状态应是
- A. 0000 B. 0111
C. 1000 D. 1001
18. 可将变化缓慢的输入信号变换为矩形脉冲信号的是
- A. 锁存器 B. 触发器
C. 单稳态电路 D. 施密特触发器
19. 在 A/D 转换器电路中, 若输入信号的最大频率为 10kHz, 则取样脉冲的频率至少应大于
- A. 40 kHz B. 20 kHz
C. 10 kHz D. 5 kHz
20. 已知一个 8 位二进制 D/A 转换器的单位电压为 0.02V, 则它的最大输出电压为
- A. 5.1 V B. 5.12 V
C. 20.46 V D. 20.48 V

二、填空题: 本大题共 10 小题, 每小题 1 分, 共 10 分。

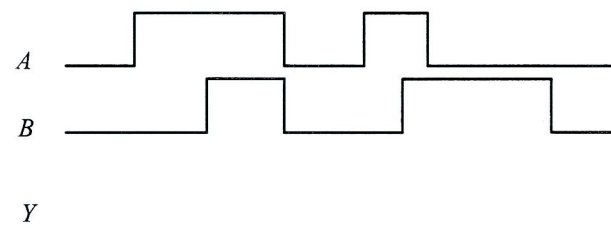
21. 十进制数 $(179)_{10}$ 对应的十六进制数是_____。
22. 将逻辑函数 $F = \bar{A}\bar{B} + \bar{A}C + BC + \bar{C}D$ 化为最简与或形式为_____。
23. 将逻辑函数 $F(A,B,C) = \bar{A}\bar{B} + B + \bar{A}C$ 化为最小项之和形式为_____。
24. TTL 与非门的关门电平为 0.7V, 开门电平为 1.9V, 当其输入低电平为 0.4V, 高电平为 3.2V 时, 其输入低电平噪声容限为_____V。
25. 二-十进制译码器的输入 8421 BCD 码为 $A_3 \sim A_0$ 为 0100 时, 其输出 $\bar{Y}_0 \sim \bar{Y}_9$ 应为_____。
26. 由与非门构成的基本 RS 触发器的约束条件是_____。
27. 设计一个三十五进制的计数器, 至少需要_____个触发器。
28. 需要用_____片 256×4 位的 RAM 存储器扩展成 $16K \times 4$ 的 RAM。
29. 施密特触发器有_____个稳定状态。
30. 在 A/D 转换器中, 已知 Δ 是量化单位, 若采用“只舍不取”方法划分量化电平, 则量化误差为_____。

三、作图题: 本大题共 4 小题, 每小题 5 分, 共 20 分。

31. 门电路如题 31 图 (a) 所示, 输入变量 A、B 的波形图如题 31 图 (b) 所示, 试在题 31 图 (b) 画出输出 Y 的波形。

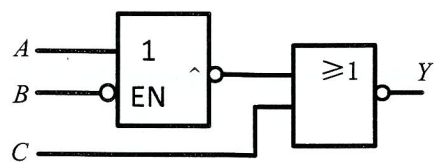


题31图 (a)

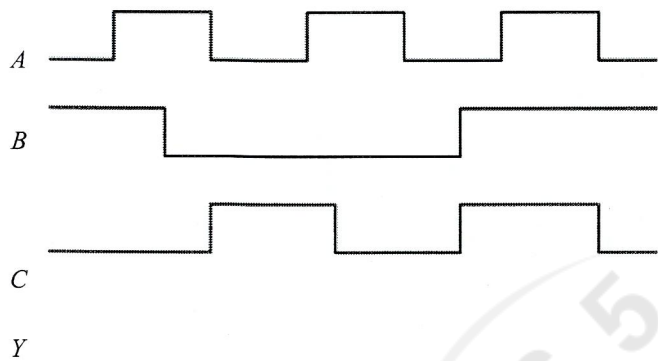


题31图 (b)

32. TTL 门电路如题 32 图 (a) 所示, 输入变量 A 、 B 、 C 的波形图如题 32 图 (b) 所示, 试在题 32 图 (b) 画出输出 Y 的波形。

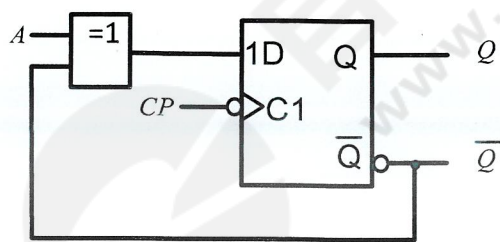


题32图 (a)

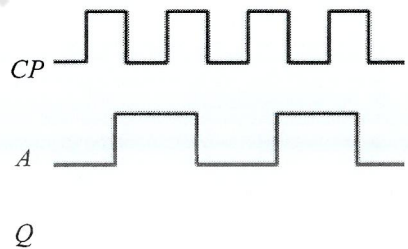


题32图 (b)

33. 电路如题 33 图 (a) 所示, 设触发器的初始状态为 0, 请根据题 33 图 (b) 的 CP 及 A 的波形, 对应画出 Q 的波形。

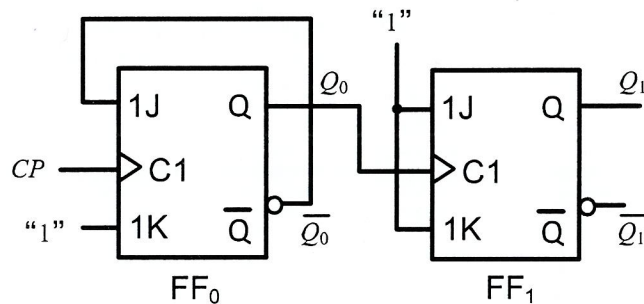


题33图 (a)

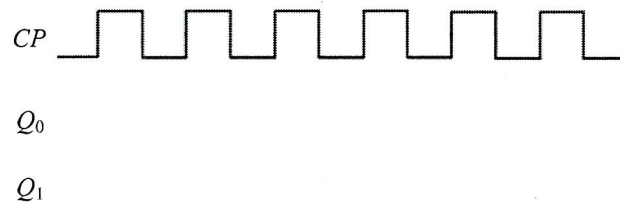


题33图 (b)

34. 电路如题 34 图 (a) 所示, 设触发器的初始状态为 0, 请根据题 34 图 (b) 的 CP 波形, 对应画出 Q_0 、 Q_1 的波形。



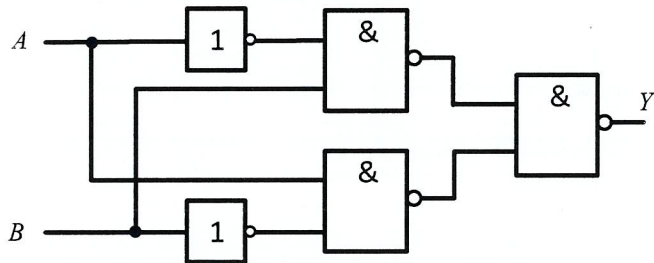
题34图 (a)



题34图 (b)

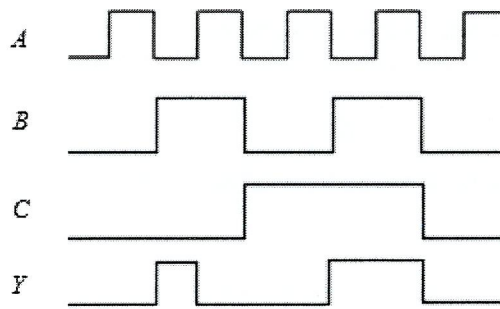
四、简单分析题: 本大题共 4 小题, 每小题 5 分, 共 20 分。

35. 写出题 35 图所示电路的输出逻辑函数式, 并化简成最简与或式。



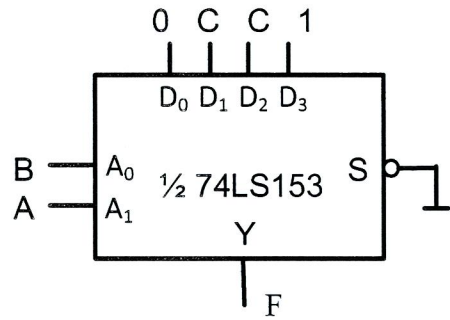
题35图

36. 组合逻辑函数 Y 的波形图如题 36 图所示, 请写出 Y 的逻辑表达式。



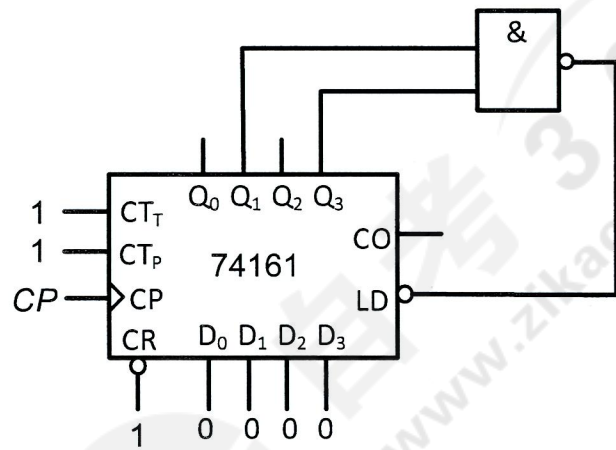
题36图

37. 已知用 4 选 1 数据选择器构成的逻辑电路如题 37 图所示，分析电路写出输出 F 的逻辑函数表达式，并化为最简“与或”。



题37图

38. 分析题 38 图所示的计数器电路，说明这是多少进制的计数器。集成 4 位二进制计数器 74161 的状态表如题 38 表所示。



题38图

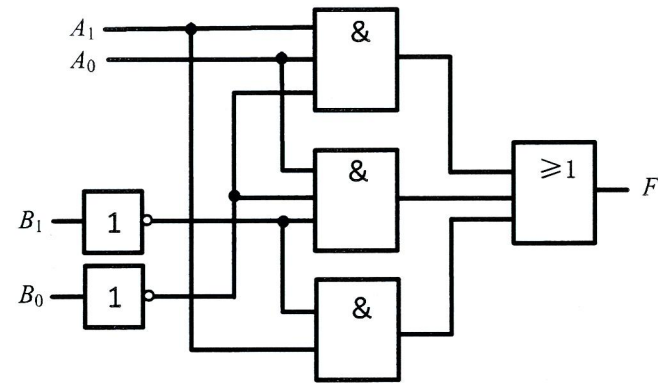
题38表 74161的状态表

输入					输出					注				
CR	LD	CT _P	CT _T	CP	D ₀	D ₁	D ₂	D ₃	Q ₀ ⁿ⁺¹		Q ₁ ⁿ⁺¹	Q ₂ ⁿ⁺¹	Q ₃ ⁿ⁺¹	CO
0	x	x	x	x	x	x	x	x	0	0	0	0	0	清零 置数 CO=Q ₃ ⁿ Q ₂ ⁿ Q ₁ ⁿ Q ₀ ⁿ
1	0	x	x	↑	d ₀	d ₁	d ₂	d ₃	d ₀	d ₁	d ₂	d ₃		
1	1	1	1	↑	x	x	x	x	计数					
1	1	0	x	x	x	x	x	x	保持					
1	1	x	0	x	x	x	x	x	保持				0	

五、分析设计题：本大题共 3 小题，每小题 10 分，共 30 分。

39. 组合逻辑电路如题 39 图所示，数值 A 和 B 均为 2 位二进制数，分别用 A₁A₀ 和 B₁B₀ 表示，要求：

- (1) 写出输出 F 的表达式；
- (2) 列出真值表；
- (3) 说明电路实现了数值 A 和 B 的何种比较功能。



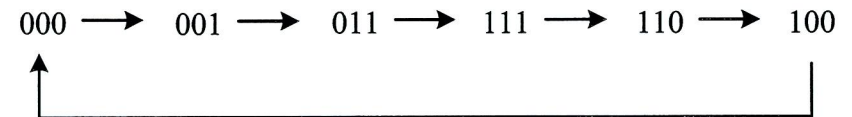
题39图

40. 某足球评委会由一位教练 A 和三位球迷 B、C、D 组成，对裁判员的判罚进行表决，为“0”表示不同意判罚，为“1”表示同意判罚。当满足以下条件时表示裁判的判罚通过 (F=1)：有三人或三人以上同意，或是有两人同意但其中一人是教练 A。试用门电路设计该表决电路，要求：

- (1) 列写真值表；
- (2) 写出输出 Y 的表达式并化为最简与或式；
- (3) 画出逻辑电路图。

41. 用 JK 触发器设计一个状态图如题 41 图所示的同步六进制计数器，要求：

- (1) 画出电路次态 $Q_2^{n+1} Q_1^{n+1} Q_0^{n+1}$ 的卡诺图；
- (2) 列写状态方程；
- (3) 列写驱动方程；
- (4) 画出逻辑电路图。



排列: $Q_2^{n+1} Q_1^{n+1} Q_0^{n+1}$

题41图