

2025 年 4 月高等教育自学考试全国统一命题考试

计算机组成原理

(课程代码 02318)

注意事项:

1. 本试卷分为两部分, 第一部分为选择题, 第二部分为非选择题。
2. 应考者必须按试题顺序在答题卡(纸)指定位置上作答, 答在试卷上无效。
3. 涂写部分、画图部分必须使用 2B 铅笔, 书写部分必须使用黑色字迹签字笔。

第一部分 选择题

一、单项选择题: 本大题共 15 小题, 每小题 1 分, 共 15 分。在每小题列出的备选项中只有一项是最符合题目要求的, 请将其选出。

1. 一个完整的计算机系统包括硬件和软件, 软件又分为
A. 操作系统和语言处理程序 B. 系统软件和应用软件
C. 操作系统和高级语言 D. 低级语言程序和高级语言程序
2. 若 $[X]_{补} = 11100111$, 则真值 X 为
A. -25 B. 25
C. -231 D. 231
3. 两个无符号数比较, 结果为“大于”的判断条件标志是
A. $CF=0$ B. $CF=1$
C. $CF=0$ 且 $ZF=0$ D. $CF=1$ 且 $ZF=1$
4. 两个 n 位的补码数相加, C_n 和 C_{n-1} 分别是最高位和次高位产生的进位, 溢出产生的逻辑表达式是
A. $OF=C_n$ B. $OF=C_n \oplus C_{n-1}$
C. $OF=C_n+C_{n-1}$ D. $OF=C_n-C_{n-1}$
5. 在指令的寻址方式中, 直接在指令中给出操作数本身的寻址方式称为
A. 隐含寻址 B. 立即寻址
C. 寄存器寻址 D. 直接寻址

6. 下列表述中最符合 RISC 计算机的是
A. 指令系统中指令条数多
B. 指令系统中指令长度可长可短
C. 指令寻址方式丰富, 大多数指令都能访问存储器
D. 只有少数几条指令能访问存储器
7. 地址总线 $A_0 \sim A_{15}$, 用 $4K \times 4$ 位的存储芯片组成 16KB 的存储器, 则需要存储芯片的片数是
A. 4 B. 6
C. 8 D. 10
8. MIPS 计算机的汇编指令 “lw \$s1, 200(\$s2)” 的功能是
A. $\$s1 = \text{Memory}[\$s2+200]$ B. $\$s2 = \text{Memory}[\$s1+200]$
C. $\$s1 = \text{Memory}[\$s2]+200$ D. $\$s2 = \text{Memory}[\$s1]+200$
9. 在采用微程序控制器的计算机中, 微程序存放在
A. 控制存储器中 B. 主存中
C. 堆栈中 D. 磁盘中
10. 半导体 SRAM 的基本存储单元是
A. 多个 MOS 管构成的触发器 B. 多个磁芯构成的电路
C. MOS 管栅极电容构成的电路 D. MOS 管构成的寄存器
11. 下列属于随机存取存储器的是
A. 磁带 B. 磁盘
C. 磁芯 D. 半导体存储器
12. 能很好地发挥 cache 功能的程序是
A. 程序中不含有过多的 I/O 操作 B. 程序的大小不超过实际的内存容量
C. 程序具有较好的访问局部性 D. 程序的指令间相关度不高
13. 中断屏蔽字的作用是
A. 屏蔽对某些中断的响应 B. 屏蔽外设对主存的访问
C. 屏蔽对所有中断的响应 D. 屏蔽 CPU 对主存的访问
14. 在输入/输出数据传送时, 不是通过执行指令实现的数据传送方式是
A. 程序查询方式 B. 中断方式
C. DMA 方式 D. 程序直接控制方式
15. 磁盘进行数据传送过程中, 采用 DMA 控制方式的阶段是
A. 寻道 B. 设置传送参数
C. 连续读写 D. 结束及校验

第二部分 非选择题

二、填空题：本大题共 10 空，每空 1 分，共 10 分。

16. 冯·诺依曼结构计算机是由运算器、输入设备、输出设备、_____和_____五个基本部件构成。
17. 表示一个数值数据的三要素是进位记数制、_____和_____。
18. MIPS 指令系统中指令的格式分为_____、_____和 J 型三种类型。
19. 根据不同的控制描述方式，可以分为_____控制器和_____控制器两种实现方式。
20. 主存块与 cache 行之间有直接影射、_____和_____三种映射方式。

三、简答题：本大题共 5 小题，每小题 7 分，共 35 分。

21. 简述 CISC 的特点。
22. I/O 端口的编址方式有哪两种？简述每种方式的基本原理。
23. 中断响应周期中有哪三个操作步骤？分别说明各步骤的主要工作内容。
24. 简述计算机在执行指令时如何形成下一条指令地址。
25. 简述带标志加法器中进位/借位标志 CF、符号标志 SF、零标志 ZF 和溢出标志 OF 的产生方法。

四、计算题：本大题共 3 小题，每小题 6 分，共 18 分。

26. 将十进制数 80.375 转换成 IEEE 754 的 32 位标准浮点数的二进制格式，并写出其十六进制数格式。
27. 有一个高级语言程序被两个不同的编译器分别编译成指令序列 S1 和 S2，在时钟频率为 2GHz 的机器上运行，指令序列中用到的指令类型有 A、B、C 和 D 四类。四类指令的 CPI 和两个指令序列中各类指令条数如题 27 表所示。试分别计算指令序列 S1 和 S2 的 CPI、时钟周期数、执行时间。

题 27 表

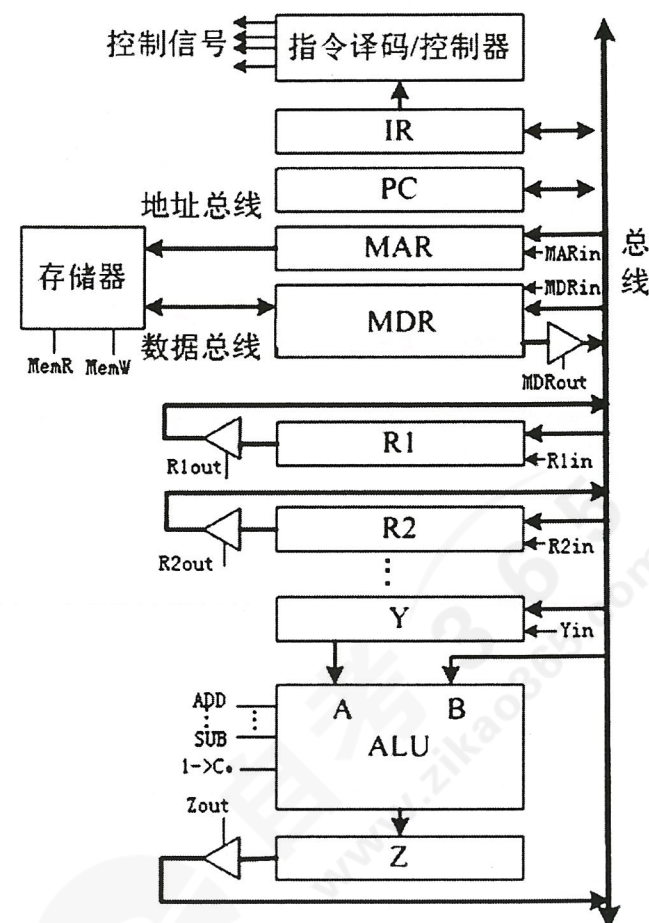
指令类型	A	B	C	D
各类指令的 CPI	1	3	4	2
S1 的指令条数	6	2	3	3
S2 的指令条数	2	4	4	3

28. 设有两个 8 位补码数：X=11001111, Y=01011001，用加法指令 ADD 执行 X+Y 的操作，指令执行后的 8 位结果以及标志位 ZF（零）、CF（进位/借位）、OF（溢出）和 SF（符号）分别是多少？

五、分析设计题：本大题共 2 小题，每小题 11 分，共 22 分。

29. 某计算机字长 16 位，采用 16 位定长指令格式，部分数据通路结构如题 29 图所示。假设 MAR 的输出一直处于使能状态。对于指令“AND (R2), R3”，试分别列出每个时序节拍所需有效控制信号和所完成的功能。

注：该指令功能为： $M[R[R2]] \leftarrow M[R[R2]] \text{ “逻辑与” } R[R3]$



题 29 图

30. 假定主存与 cache 之间采用 4 路组相联映射方式，数据块大小为 2K 字节，cache 数据区容量为 32K 字节，主存空间大小为 4M 字节，按字节编址。试回答以下各问：
 - (1) 主存地址划分为哪几个部分？每个部分分别是哪几位地址？
 - (2) cache 总容量是多少？（包含有效位 V）
 - (3) 主存单元地址 42B45H 映射到 cache 的哪一组？