

机密★启用前

2025 年 4 月高等教育自学考试全国统一考试

# 数字电路

(课程代码 02344)

注意事项:

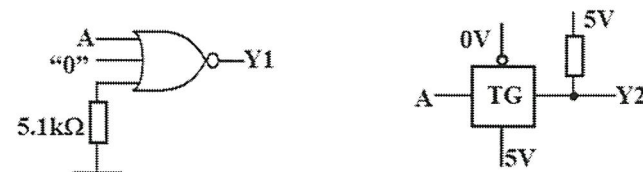
1. 本试卷分为两部分, 第一部分为选择题, 第二部分为非选择题。
2. 应考者必须按试题顺序在答题卡(纸)指定位置上作答, 答在试卷上无效。
3. 涂写部分、画图部分必须使用 2B 铅笔, 书写部分必须使用黑色字迹签字笔。

## 第一部分 选择题

一、单项选择题: 本大题共 20 小题, 每小题 1 分, 共 20 分。在每小题列出的备选项中只有一项是最符合题目要求的, 请将其选出。

1. 十进制数  $(32.375)_{10}$  对应的二进制数为  
 A. 100000.011                      B. 110010.011  
 C. 100000.110                      D. 110010.110
2. 二输入异或门, 其输入为  $A$ ,  $B$ , 输出为  $Y$ , 则其表达式  $Y=$   
 A.  $A+B$                               B.  $AB+A'B'$   
 C.  $A \odot B$                               D.  $AB'+A'B$
3. 逻辑函数  $F(A,B,C,D) = AB + BC' + A'B'C'D$  的最简与或表达式为  
 A.  $AB + BC'$                           B.  $AB + BC' + A'C'D$   
 C.  $AB + A'C'D$                         D.  $BC' + A'C'D$
4. 对于 TTL 器件, 输入端为  $A$ 、 $B$  的异或门作反相器使用时,  $A$ 、 $B$  端的连接方法为  
 A. 一个输入端接低电平 0, 另一个输入端接输入信号  
 B. 一个输入端接高电平 1, 另一个输入端接输入信号  
 C. 一个输入端悬空, 另一个输入端接输入信号  
 D. 两个输入端并联, 再接输入信号

5. CMOS 电路与 TTL 电路相比, 突出的优点是  
 A. 静态功耗低                      B. 速度快  
 C. 抗干扰能力强                      D. 电源范围宽
6. 对于传输门电路, 可以用来实现的功能是  
 A. 线与                                  B. 双向传输  
 C. 输出缓冲                              D. 总线连接
7. CMOS 门电路如题图 7 所示, 输出  $Y1$ 、 $Y2$  分别为



题图 7

- A.  $Y1=1$ ;  $Y2=A$                       B.  $Y1=1$ ;  $Y2=1$   
 C.  $Y1=A'$ ;  $Y2=A$                       D.  $Y1=A'$ ;  $Y2=1$
8. 能将一个输入数据送到多路输出中某指定通道上的电路是  
 A. 编码器                                  B. 数值比较器  
 C. 数据选择器                              D. 译码器
9. 组合逻辑电路的竞争-冒险引起的原因是  
 A. 设计的电路不是最简电路  
 B. 电路使用不同的门电路  
 C. 电路中所使用的门电路器件存在延迟  
 D. 电路有多个输出端
10. 一个 ROM, 具有 5 位地址码、8 位数据输出, 其存储容量是  
 A. 32b                                      B. 128b  
 C. 256b                                      D. 1024b
11. 由或非门构成的基本 SR 锁存器, 当输入信号为  $S=R=1$  时, 输出为  
 A.  $Q=0$ ,  $Q'=0$                           B.  $Q=0$ ,  $Q'=1$   
 C.  $Q=1$ ,  $Q'=0$                           D.  $Q=1$ ,  $Q'=1$
12. 要将 JK 触发器转换为 D 触发器, 其输入端  $J$ 、 $K$  应为  
 A.  $J=K=1$                                   B.  $J=D$ ,  $K=0$   
 C.  $J=K=D$                                   D.  $J=D$ ,  $K=D'$
13. 由两个模数分别为  $M$  和  $N$  的计数器级联构成的计数器, 其模数是  
 A.  $M+N$                                       B.  $M-N$   
 C.  $M \times N$                                       D.  $M \div N$

14. 若 4 位二进制减法计数器正常工作时, 由 0000 状态开始计数, 则经过 41 个输入计数脉冲后, 计数器的状态应是
- A. 1001                      B. 1000  
C. 0111                      D. 0110
15. 下列半导体存储器, 掉电后所存信息会丢失的是
- A. U 盘                      B. 内存  
C. 手机存储卡              D. 固态硬盘
16. 要构成容量为  $4K \times 8$  的 RAM, 需要容量为  $256 \times 4$  的 RAM 的数量是
- A. 4                          B. 16  
C. 32                          D. 64
17. 由 555 定时器构成的施密特电路, 当 5 脚接地, 电源电压为 12V 时, 其正向阈值电压  $V_{T+}$  和回差电压  $\Delta V_T$  分别为
- A. 6V, 3V                      B. 8V, 2V  
C. 8V, 4V                      D. 9V, 3V
18. 多谐振荡器可产生
- A. 正弦波                      B. 三角波  
C. 矩形波                      D. 锯齿波
19. 一个 10 位的 DAC, 其分辨率是
- A. 1/512                      B. 1/1000  
C. 1/1023                      D. 1/1024
20. 若某 ADC 取量化单位  $\Delta = \frac{1}{8}V_{REF}$ , 并规定对于输入电压  $u_I$ , 在  $0 \leq u_I < \frac{1}{8}V_{REF}$  时, 认为输入的模拟电压为 0V, 输出的二进制数为 000, 则  $\frac{6}{8}V_{REF} \leq u_I < \frac{7}{8}V_{REF}$  时, 输出的二进制数为
- A. 111                          B. 110  
C. 101                          D. 001

## 第二部分 非选择题

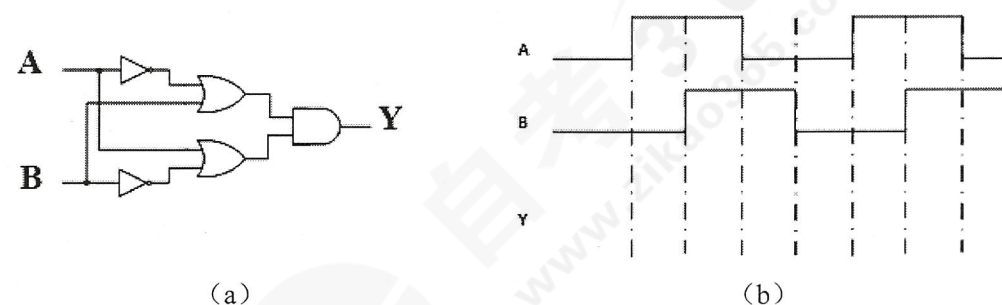
二、填空题: 本大题共 10 小题, 每小题 1 分, 共 10 分。

21. 十进制数 459 转换成 8421 BCD 码为\_\_\_\_\_。
22. TTL 集成门电路带拉电流负载工作时, 若驱动门的  $I_{OH}=4mA$ , 负载门的  $I_{IH}=0.02mA$ , 则输出高电平时可驱动负载门的个数为\_\_\_\_\_。

23. 已知  $V_{OH(min)}=4.9V$ ,  $V_{IH(min)}=3.5V$ ,  $V_{IL(max)}=1.5V$ ,  $V_{OL(max)}=0.1V$ , 则高电平噪声限  $V_{NH}=_____V$ 。
24. 利用 OC 门或 OD 门实现线与, 需外接\_\_\_\_\_。
25. 输出高电平有效的 3 线-8 线译码器的输入  $A_2A_1A_0=100$  时, 输出  $Y_7Y_6Y_5Y_4Y_3Y_2Y_1Y_0=_____$ 。
26. 已知 JK 触发器的原态为 0, 欲使其次态为 1, 则其输入可取  $J=1$ ,  $K=_____$ 。
27. 用 74LVC161 的同步置数方式实现从 0 开始的 8 进制加法计数器时, 若数据端的连接方式为  $D_3D_2D_1D_0=0000$ , 则可以用状态  $Q_3Q_2Q_1Q_0=_____$  去控制预置端实现置数。
28. 动态随机存取存储器 (DRAM) 需要不断地\_\_\_\_\_, 以防止电容上存储的信息丢失。
29. 将模拟信号转换为数字信号, 需要经过采样、保持、量化、\_\_\_\_\_四个过程。
30. 一个 8 位 DAC, 若当输入为 10000001 时输出电压为 2.58V, 则输入为 01010000 时, 输出电压为\_\_\_\_\_V。

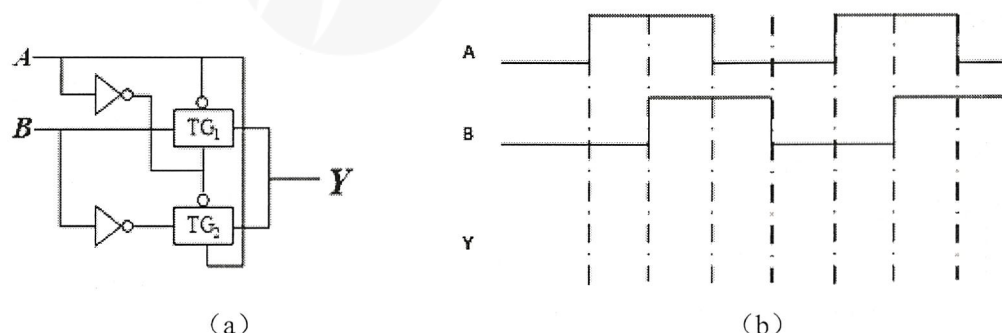
三、作图题: 本大题共 4 小题, 每小题 5 分, 共 20 分。

31. 电路图如题图 31 所示, 请画出波形图。



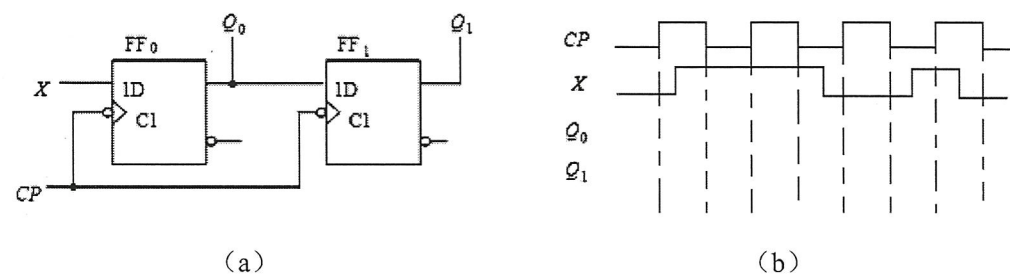
题图 31

32. 电路如题图 32 所示, 请画出波形图。



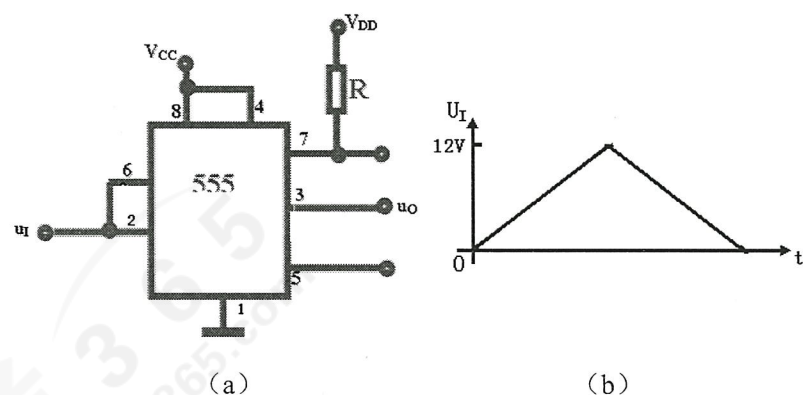
题图 32

33. 电路如题图 33 所示, 设各触发器的初始状态为 0。请画出在输入信号作用下对应的输出  $Q_0$ 、 $Q_1$  的波形。



题图 33

34. 555 定时器构成的施密特触发器如题图 34 所示, 若  $V_{CC}$  为 12V, 输入信号如图所示, 画出输出波形, 并指出正向阈值电压、负向阈值电压和回差电压值。

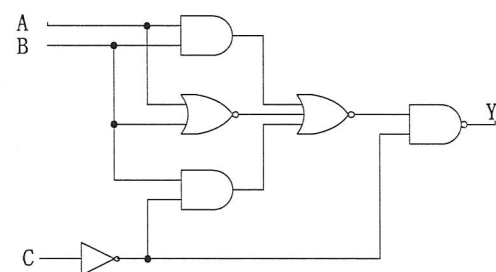


题图 34

四、简单分析题: 本大题共 4 小题, 每小题 5 分, 共 20 分。

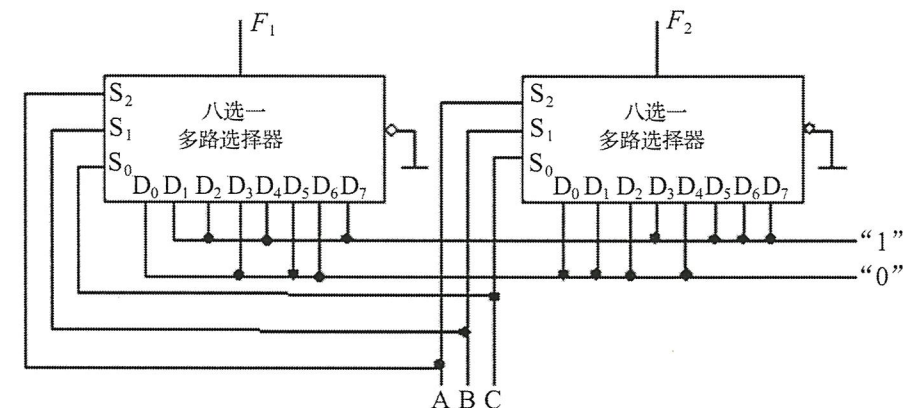
35. 分析题图 35 所示电路的逻辑功能。

- (1) 写出输出 Y 的逻辑表达式;
- (2) 用卡诺图化简化简, 并写出最简与或表达式。



题图 35

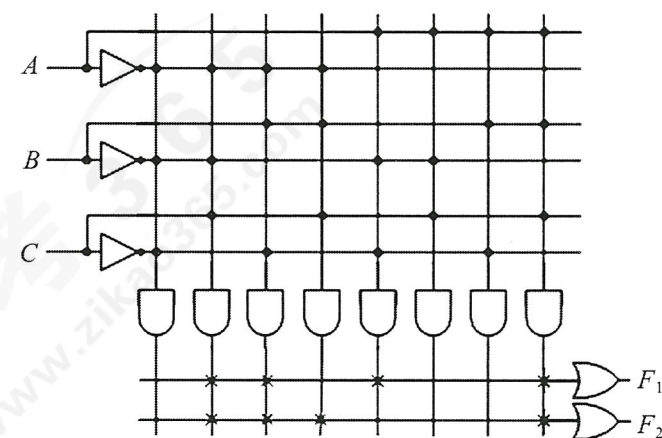
36. 分析题图 36 所示逻辑电路, 写出  $F_1$ 、 $F_2$  的逻辑表达式, 并给出其逻辑功能。



题图 36

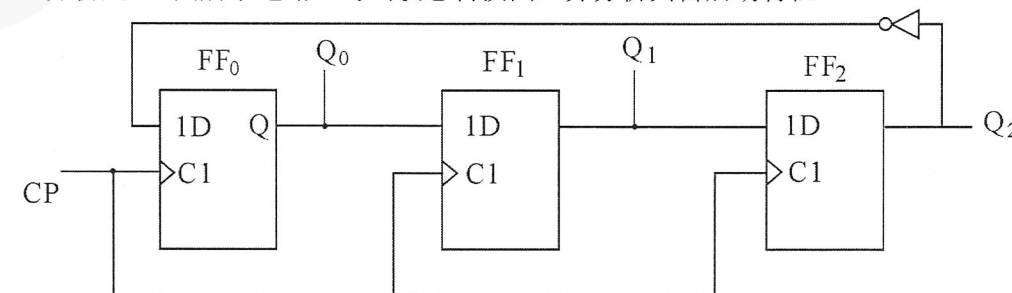
37. 分析题图 37 所示电路:

- (1) 写出输出函数的表达式;
- (2) 说明电路的逻辑功能。



题图 37

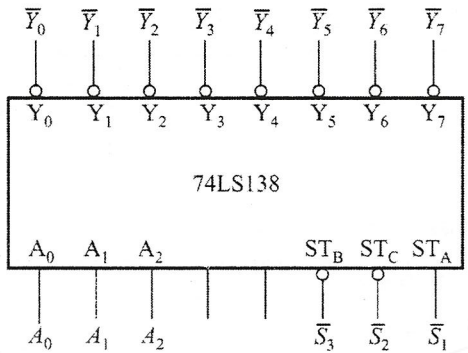
38. 分析题 38 图所示电路, 写出状态转换图, 并分析其自启动特性。



题 38 图

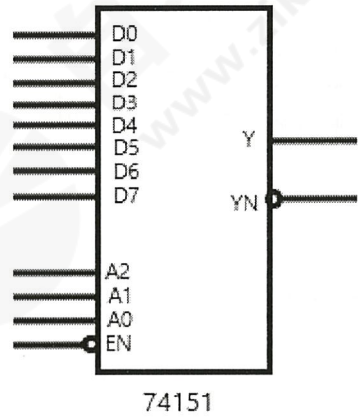
五、分析设计题：本大题共 3 小题，每小题 10 分，共 30 分。

39. 某年级有三个班学生外出活动，已知大巴车能容纳两个班学生，小巴车能容纳一个班学生，试用 3 线-8 线译码器（已知译码器输出低电平有效）结合与非门设计车辆调度逻辑电路。要求：
- (1) 一个班学生外出时，只开小巴车；
  - (2) 两个班学生外出，只开大巴车；
  - (3) 三个班学生外出，大巴、小巴同时开。



题 39 图 3 线—8 线译码器逻辑功能示意图

40. 8 选 1 数据选择器 74LS151 管脚排列如题图 40 所示，设计一个路灯控制电路，要求能在 A, B, C, D 四个不同的地方，都可以独立地控制路灯的亮灭。要求：(1) 列出真值表；(2) 写出输出函数的表达式；(3) 画出用 74151 实现的电路连线图。



题图 40

41. 试用 D 触发器和门电路设计一个同步 6 进制加法计数器，带进位输出 C。要求：
- (1) 画出状态转换图；
  - (2) 根据次态卡诺图化简得到状态方程、输出方程、驱动方程；
  - (3) 画出电路图。