

- 4.同步时序电路和异步时序电路比较,其差异在于后者()
- A.没有触发器
B.没有统一的时钟脉冲控制
C.没有稳定状态
D.输出只与内部状态有关
- 5.多谐振荡器可产生()
- A.正弦波
B.矩形脉冲
C.三角波
D.锯齿波
- 6.欲使 D 触发器按 $Q_{n+1}=\overline{Q_n}$ 工作,应使输入 D=()
- A.0
B.1
C.Q
D. \overline{Q}
- 7.下列触发器中,克服了空翻现象的有()
- A.T 触发器
B.主从 RS 触发器
C.同步 RS 触发器
D.基本 RS 触发器
- 8.组合逻辑电路消除竞争冒险的方法有()
- A.前级加电阻
B.在输出端接入滤波电容
C.后级加缓冲电路
D.屏蔽输入信号的尖峰干扰
- 9.下列 A/D 转换器的转换速度最低的是()
- A.并联比较型 A/D 转换器
B.逐次渐进型 A/D 转换器
C.双积分型 A/D 转换器
D.积分型 A/D 转换器
- 10.寻址容量为 $16K \times 8$ 的 RAM 需要_____根地址线。()
- A.14
B.16
C.18
D.20

二、填空题(本大题共 10 小题,每小题 2 分,共 20 分)

请在每小题的空格中填上正确答案。错填、不填均无分。

11. $(48.5)_{10} = (\quad)_{8421BCD}$ 。
12. OC 门称为集电极开路门,多个 OC 门输出端并联到一起可实现_____功能。
13. 对共阳接法的发光二极管数码显示器,应采用_____电平驱动的七段显示译码器。
14. 同步时序电路具有_____时钟 CP 控制。
15. 可编程、可擦除 ROM 有两种芯片,一种是 EPROM,另一种是_____。
16. 当访问 RAM 时,对被选中的地址是读还是写,由_____控制线进行控制。

17. N 个触发器可以构成能寄存_____位二进制数码的寄存器。
18. 可编程 ROM 中的地址译码器是_____阵列，其连接是固定的。
19. A/D 转换通常经过_____四个步骤。
20. 由发光二极管组成的七段显示器，当采用共阴极接法时，若 $a \sim g = 1011011$ ，则显示的数字是_____。

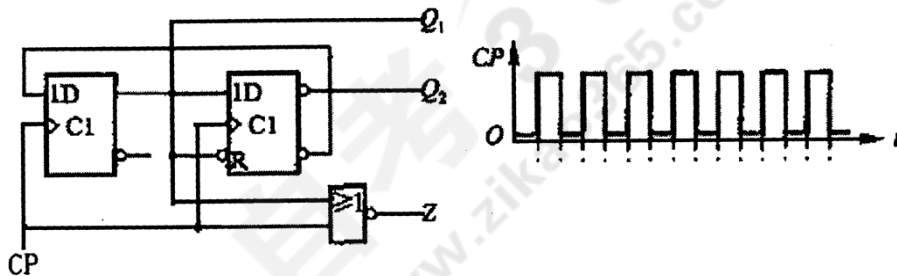
三、分析题（本大题共 7 小题，每小题 6 分，共 42 分）

21. 用代数法证明： $AB \oplus \bar{A}C = AB + \bar{A}C$
22. 利用图形法将函数 F 化简成最简与或式： $F = \sum m(1, 7, 9, 10, 11, 12, 13, 15)$

	CD	00	01	11	10
AB	00				
	01				
	11				
	10				

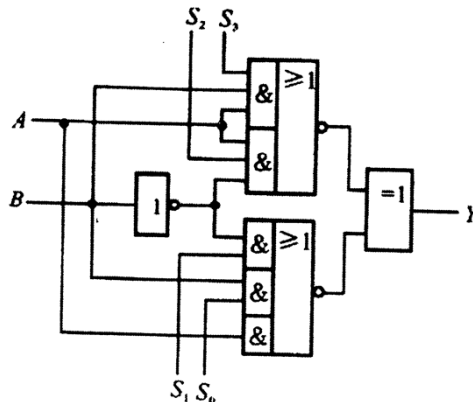
题 22 图

23. 下图是用 CMOS 边沿触发器和或非门组成的脉冲分频电路。试画出在 CP 脉冲作用下 Q_1 、 Q_2 和 Z 端对应的输出电压波形。设触发器的初始状态皆为 $Q=0$ 。



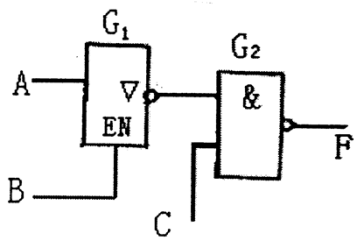
题 23 图

24. 写出下图逻辑组合电路输出函数 Y 的逻辑表达式。

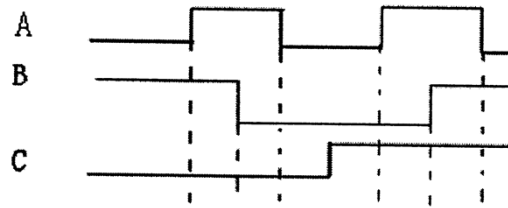


题 24 图

25. TTL 门电路组成如下图 (a) 所示, 要求: (1) 写出函数 F 的逻辑表达式; (2) 已知 A,B,C 的波形如图 (b), 画出 F 的波形。

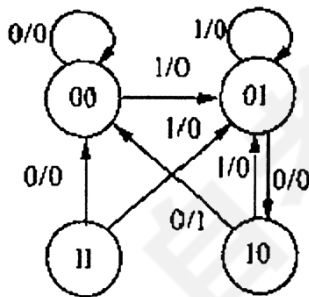


题 25 (a) 图



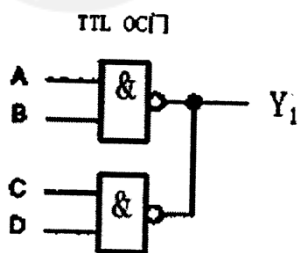
题 25 (b) 图

26. 分析下图所示的状态图, (1) 指出该电路能实现何种功能? (2) 指出电路需要几个触发器?

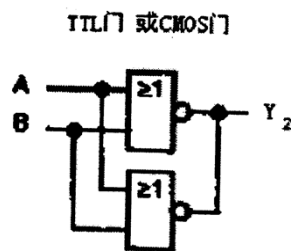


题 26 图

27. 试判断下列电路与其逻辑关系式是否相符? (在相应题图下打√或×)。若不相符请作相应改动。(提示: 若电路接法有错, 改电路。若电路正确而给定逻辑式有错, 则写出正确的逻辑式。)



题 27 (a) 图 $Y_1 = \overline{AB} \cdot \overline{CD}$ ()



题 27 (b) 图 $Y_2 = \overline{A+B}$ ()

四、设计题（本大题共 3 小题，每小题 6 分，共 18 分）

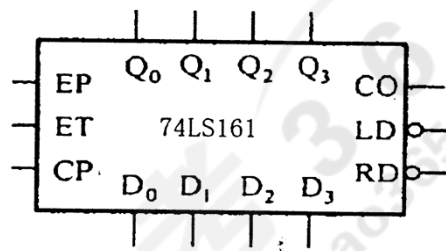
28. 试用两个 3 线—8 线译码器和适当的门电路设计一个组合逻辑电路，使其实现下列多

输出函数： $F_1(A, B, C, D) = \sum m(0, 4, 9, 11, 13, 15)$

$F_2(A, B, C, D) = \sum m(0, 4, 5, 7, 8, 10, 15)$

29. 设输入变量 A、B、C、D，输出为 F。当 A、B、C、D 有三个或三个以上为 1 时，输出为 1，输入为其它状态时，输出为 0。试用与非门设计四变量的多数表决电路。

30. 4 位同步二进制计数器 74LS161 的逻辑符号如图所示。试用 74LS161 和必要的门电路接成十二进制计数器，画出其逻辑连线图，标出输入、输出端。



题 30 图